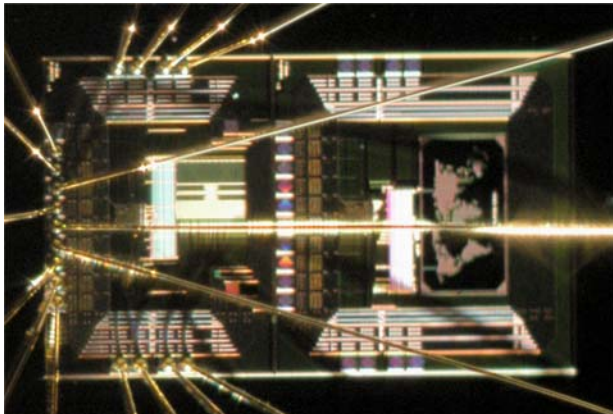


# ASIC Design-Wettbewerb 2009



Die Firma **Infineon Technologies Austria**, Villach - Graz, lädt heuer gemeinsam mit dem **Institut für Elektronik der TU Graz** anlässlich der Tagung AUSTROCHIP zu einem **ASIC-Design-Wettbewerb** ein. Dabei sind Studierende einschlägiger Fachrichtungen (z.B. Elektrotechnik, Telematik) aufgerufen, einen Designvorschlag für eine anwendungsspezifische integrierte Schaltung (ASIC) einzureichen. Der Vorschlag soll bevorzugt gemischt analog-digitale Funktionen mit einem Anteil an Leistungsschaltern umfassen. Die Vorschläge werden von einer Jury bewertet und die erstgereichte Idee kann dann in Silizium umgesetzt werden. Heuer steht mit SPT 9 erstmals eine interessante Smart-Power Technologie von Infineon zur Verfügung. Die kleinste Strukturbreite beträgt 130 nm, damit können komplexe digitale Strukturen mit hochwertigen analogen Blöcken kombiniert werden. Weiters sind Leistungstransistoren für Ströme im Bereich bis zu einige Ampere verfügbar. So können z.B. Sensor-/ Aktor-Schaltkreise mit Signalverarbeitung auf einem Chip gemeinsam realisiert werden.



*10 Bit SAR ADC mit SC-Netzwerk; Chip-Foto eines im Rahmen des Masterprogramms „Analog Chip Design“ realisierten Studentenprojekts.*

## Ziel des Wettbewerbs

Der Entwurf integrierter Schaltungen hat sich in den letzten Jahren zu der Schlüsseltechnologie für die Realisierung komplexer, elektronischer Systeme entwickelt. Neben dem Wettlauf der höchst-integrierten, digitalen Schaltkreise bis weit in den DSM-Bereich (deep sub micron) haben analoge und mixed-signal Systeme (analoge Präzision, hohe Frequenzen, hohe Spannungen und/ oder Ströme) stark an Bedeutung gewonnen. Der Zugang zu

diesen Technologien ist aber, bedingt durch den hohen finanziellen Aufwand, für Privat-, reguläre Studien-Projekte oder Masterarbeiten normalerweise kaum möglich.

Mit dem Design-Wettbewerb sollen den Studierenden im Rahmen ihres Studiums diese Technologien zugänglich gemacht werden. Dabei hat der Ausbildungsaspekt im Zusammenhang mit der Umsetzung einer eigenen Idee große Bedeutung. Die ausgewählte Arbeit wird bei der Tagung Austrochip 2009 präsentiert werden. Ergebnisse der Umsetzung können für die Austrochip 2010 erwartet werden ([www.austrochip.at](http://www.austrochip.at)).

## Teilnahmebedingungen

Teilnahmeberechtigt sind Studierende ab dem 2. Studienabschnitt bzw. in einem Masterstudium der Fachrichtungen Elektrotechnik, Telematik sowie verwandter Studienrichtungen.

Einzureichen ist eine kurze Beschreibung der Projektidee, wobei insbesondere auf die Realisierbarkeit in der SPT 9 Plattform von Infineon Technologies zu achten ist. Es sind bevorzugt Mixed-Signal-Designs möglich. Neben Einzelprojekten können auch Doppel- bzw. Teamarbeiten eingereicht werden. Das ausgewählte Projekt soll im Form einer Projekt-/ Diplom-/ Masterarbeit am Institut für Elektronik der TU Graz umgesetzt werden. Infineon übernimmt die Kosten der Prototypenfertigung und stellt 10 Muster im Gehäuse zur Verfügung. Der Design-Wettbewerb steht in keinem Zusammenhang mit der Beurteilung der Projekt-/ Diplom-/ Masterarbeit. Der Rechtsweg ist ausgeschlossen. Die vollständige Arbeit bleibt geistiges Eigentum der/des Studierenden.

## Termine

Einreichschluss: 6.9.2009 (beim Institut für Elektronik der TU Graz, [chip.ife@tugraz.at](mailto:chip.ife@tugraz.at))  
Verständigung über die Auswahl: 20.9.2009  
Vorstellung des ausgewählten Projekts: 7.10.2009

## Jury

Univ.-Prof. Dr. W. Pribyl [wolfgang.pribyl@tugraz.at](mailto:wolfgang.pribyl@tugraz.at)  
Dr. Peter Söser [peter.soeser@tugraz.at](mailto:peter.soeser@tugraz.at)  
Dr. Mario Auer [mario.auer@tugraz.at](mailto:mario.auer@tugraz.at)

Dipl.-Ing. Manfred Haas, Infineon Villach  
Dr. Dieter Draxelmayer, Infineon Villach  
Dipl.-Ing. Stefan Rohringer, Infineon Graz